



日本国特許庁

PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日

Date of Application:

2000年 2月 4日

出願番号

Application Number:

特願2000-026897

出願人

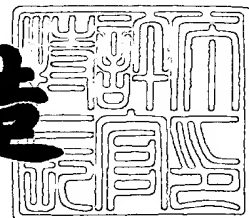
Applicant (s):

三洋電機株式会社

2000年11月10日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2000-3094571

【書類名】 特許願
 【整理番号】 KIB0991047
 【提出日】 平成12年 2月 4日
 【あて先】 特許庁長官 殿
 【国際特許分類】 H04N 5/335
 【発明者】

【住所又は居所】 大阪府守口市京阪本通 2 丁目 5 番 5 号

三洋電機株式会社内

【氏名】 谷本 孝司
 【特許出願人】
 【識別番号】 000001889
 【氏名又は名称】 三洋電機株式会社
 【代表者】 近藤 定男

【代理人】
 【識別番号】 100111383
 【弁理士】
 【氏名又は名称】 芝野 正雅
 【連絡先】 電話 0 3 - 3 8 3 7 - 7 7 5 1 法務・知的財産部 東京事務所

【手数料の表示】
 【予納台帳番号】 013033
 【納付金額】 21,000円

【提出物件の目録】
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1
 【包括委任状番号】 9904451

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 CCD駆動装置

【特許請求の範囲】

【請求項1】 CCDに電荷転送用のパルスを印加する駆動回路と、この駆動回路に前記パルスの生成に必要とされる電圧を付与する電源回路とを備えるCCD駆動装置において、

前記駆動回路と前記電源回路とは1チップの半導体集積回路装置として一体化されてなる

ことを特徴とするCCD駆動装置。

【請求項2】 前記電源回路は、前記CCDからの撮像信号出力が停止されている期間を利用して励振される

請求項1記載のCCD駆動装置。

【請求項3】 請求項1または2記載のCCD駆動装置において、

前記CCDは光電変換を行う撮像部と該光電変換された電荷を一時的に蓄えておく蓄積部とが素子内に分離して配置されたフレームトランスファ型のCCDであり、

前記電源回路と一体化される駆動回路は、同CCDの前記撮像部から前記蓄積部に対する電荷の一括転送を行う垂直ドライバを含む

ことを特徴とするCCD駆動装置。

【請求項4】 請求項1～3のいずれかに記載のCCD駆動装置において、

前記電源回路はチャージポンプ式昇圧回路を備えてなる

ことを特徴とするCCD駆動装置。

【請求項5】 請求項4記載のCCD駆動装置において、

前記電源回路は、前記チャージポンプ式昇圧回路に印加するクロックを間引きすることで前記駆動回路に付与する電圧を定電圧化する定電圧制御手段と、前記CCDの電荷転送動作に先立ち該定電圧制御手段による前記クロックの間引きを禁止することで前記駆動回路に付与する電圧を一時的に過昇圧させる過昇圧手段とを更に備える

ことを特徴とするCCD駆動装置。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、固体撮像素子であるＣＣＤ（Charge Coupled Device）を駆動するＣＣＤ駆動装置に関する。

【 0 0 0 2 】

【従来の技術】

周知のように、各種カメラ等の撮像素子としてＣＣＤイメージセンサが広く用いられている。そして、このＣＣＤイメージセンサとしては、

（イ）光の利用効率を高める。

（ロ）画素の高密度化（高解像度化）を容易とする。

等々の意図のもとに、光電変換を行う撮像部と該光電変換された電荷を一時的に蓄えておく蓄積部とを素子内に分離して配置したフレームトランスファ型のものが知られている。

【 0 0 0 3 】

このフレームトランスファ型ＣＣＤは、上記撮像部及び蓄積部に加え、この蓄積部に蓄えられた電荷を出力するための水平転送部を備えて構成されるもので、大きくは、（１）撮像部にて光電変換された電荷を所定のタイミングで一括して蓄積部に転送する動作（垂直転送）、及び（２）蓄積部に転送、蓄積された電荷を水平転送部を通じて１行ずつ高速に出力部に転送する動作（水平転送）、といった２つの動作を繰り返し実行する。

【 0 0 0 4 】

そして、フレームトランスファ型ＣＣＤのこうした動作を実現するために、その駆動回路も、上記撮像部及び蓄積部に設けられた各ゲートに対して上記垂直転送のためのパルスを印加する垂直ドライバ、及び上記蓄積部及び水平転送部に設けられた各ゲートに対して上記水平転送のためのパルスを印加する水平ドライバをそれぞれ備える構成となっている。

【 0 0 0 5 】

なお、上記垂直ドライバ及び水平ドライバからそれぞれ出力される各パルスの

発生タイミングは、システムクロックに基づいてそれら用途に応じたタイミングクロックを生成するタイミング発生回路からの出力に応じて決定される。

【0006】

また、上記垂直ドライバ及び水平ドライバからそれぞれ出力される各パルスの波高値、すなわちパルス電圧は、システム電圧、あるいは該システム電圧を所定に昇、降圧する電源回路を通じて、それぞれ必要とされる電圧レベルが確保される。

【0007】

【発明が解決しようとする課題】

フレームトランスファ型CCDにあってはこのように、垂直ドライバから印加されるパルスに基づいてその撮像信号、すなわち撮像部にて光電変換された電荷の蓄積部への垂直転送が行われ、さらに水平ドライバから印加されるパルスに基づいて同転送、蓄積された電荷の水平転送部を通じた水平転送が行われる。

【0008】

また、上記蓄積部への垂直転送には高電圧が必要とされるため、駆動回路のうちの少なくとも上記垂直ドライバには、上記電源回路を通じて所要に昇圧された電圧が付与される。

【0009】

ただし通常、これら駆動回路と電源回路とは各々別途の半導体集積回路装置として形成されることから、その製造に際しての歩留まりの低下やコスト的な不利も避け得ないものとなっている。また、これら駆動回路や電源回路が別途の半導体集積回路装置として形成されることは、基板等に対するそれら装置の搭載上の制約も避けがたく、ひいてはCCD駆動装置としての更なる小型化を困難なものともしている。

【0010】

なお、こうしたフレームトランスファ型CCDに限らず、光電変換を行う撮像段と該光電変換された電荷を水平転送部に転送する転送段とが各々並列結合されてなるインターライン型CCDにあっても、その電荷転送にはやはり高電圧が必要とされるものであり、これを駆動する装置としてのこうした実情も、概ね共通

したものとなっている。

【0011】

本発明は、上記実情に鑑みてなされたものであり、その目的は、CCDの安定した動作を保証しつつ、そのコストの低減とともに歩留まりの向上を図ることのできるCCD駆動装置を提供することにある。

【0012】

また、本発明の目的は、単に駆動回路と電源回路とを一体化した場合には電源回路の励振に用いられる信号がCCDから出力される撮像信号に飛び込むなど、ノイズの発生が懸念されることに鑑みて、こうしたノイズ発生等の問題を回避しつつ駆動回路と電源回路との好適なたちでの一体化を図ることのできるCCD駆動装置を提供することにある。

【0013】

【課題を解決するための手段】

以下、上記目的を達成するための手段及びその作用効果について記載する。

請求項1に記載の発明は、CCDに電荷転送用のパルスを印加する駆動回路と、この駆動回路に前記パルスの生成に必要とされる電圧を付与する電源回路とを備えるCCD駆動装置において、前記駆動回路と前記電源回路とは1チップの半導体集積回路装置として一体化されてなることをその要旨とする。

【0014】

上記構成によれば、駆動回路と電源回路との間でのプリント配線等による配線の引き回しが不要になるとともに、それら駆動回路と電源回路とを一括して製造することが可能となり、CCD駆動装置としてのコストの低減や歩留まりの向上を図ることができるようになる。また、これら駆動回路や電源回路が別途の半導体集積回路装置として形成される場合には、基板等に対するそれら装置の搭載上の制約も避けがたいものとなるが、同構成によれば、こうした問題も回避され、CCD駆動装置としての更なる小型化を促進することができるようになる。

【0015】

請求項2に記載の発明は、請求項1に記載の発明において、前記電源回路は、前記CCDからの撮像信号出力が停止されている期間を利用して励振されることをそ

の要旨とする。

【0016】

上述のように、駆動回路と電源回路とを1チップの半導体集積回路装置として一体化する場合、電源回路の励振に用いられる信号がCCDから出力される撮像信号に飛び込むなど、ノイズ発生の原因となることが懸念される。この点、上記構成によれば、CCDからの撮像信号出力が停止されている期間を利用して電源回路の励振が行われるため、これら各回路を1チップの半導体集積回路装置として一体化する場合であっても、こうしたノイズの発生は好適に回避されるようになる。

【0017】

請求項3記載の発明は、請求項1または2記載の発明において、前記CCDは光電変換を行う撮像部と該光電変換された電荷を一時的に蓄えておく蓄積部とが素子内に分離して配置されたフレームトランスファ型のCCDであり、前記電源回路と一体化される駆動回路は、同CCDの前記撮像部から前記蓄積部に対する電荷の一括転送を行う垂直ドライバを含むことをその要旨とする。

【0018】

上記構成によれば、フレームトランスファ型CCDの駆動回路のうち、半導体集積回路装置として、より高い耐圧構造が要求される垂直ドライバと、半導体集積回路装置としては本来が高い耐圧構造が要求される電源回路とが1チップとして一体化されることになり、同半導体集積回路装置としての構造的な、あるいはその製造方法的な観点から見て特に好ましいかたちでの一体化が可能となる。

【0019】

請求項4記載の発明は、請求項1～3のいずれかに記載の発明において、前記電源回路はチャージポンプ式昇圧回路を備えてなることをその要旨とする。

上記構成によれば、電源回路をよりコンパクトに形成することができ、同電源回路と駆動回路とを1チップの半導体集積回路装置として一体化する場合に、その実現をより容易なものとすることができる。

【0020】

請求項5記載の発明は、請求項4記載の発明において、前記電源回路は、前記

チャージポンプ式昇圧回路に印加するクロックを間引きすることで前記駆動回路に付与する電圧を定電圧化する定電圧制御手段と、前記CCDの電荷転送動作に先立ち該定電圧制御手段による前記クロックの間引きを禁止することで前記駆動回路に付与する電圧を一時的に過昇圧させる過昇圧手段とを更に備えることをその要旨とする。

【0021】

前述のように、CCDの電荷転送動作（垂直転送動作）には大きな電流が必要とされるため、たとえ上記電源回路を通じてその必要とされる電圧が確保されている場合であれ、同電荷転送時には、それに伴って一時的に大きな電圧降下が生じることが懸念される。しかも、こうして電圧降下が生じた場合にはその所望とされる電圧への復帰にも所要の時間を要するようになる。

【0022】

この点、CCD駆動装置としてのこうした構成によれば、この電荷転送動作に伴って電圧降下が生じる前に、電源回路から駆動回路に付与される電圧が一時的に過昇圧されるため、同電圧降下が最小限に抑制されるようになる。また、こうして電圧降下が最小限に抑制されることで、所望とされる電圧への復帰時間も大幅に短縮され、CCDの安定した動作が保証されるようになる。

【0023】

なおここで、昇圧とは、駆動回路に付与する電圧が正電圧であればこれを正側に持ち上げ、同駆動回路に付与する電圧が負電圧であればこれを負側に引き下げることをいう。

【0024】

また、同構成によれば、電源回路から駆動回路に付与する電圧についてこれを定電圧化したり一時的に過昇圧させる場合であれ、チャージポンプ式昇圧回路に印加するクロックを間引くあるいはその間引きを禁止するといった比較的簡素な制御を通じて、その好適な両立を図ることができる。

【0025】

また通常、CCDからの撮像信号出力が停止されている期間のうち、特に上述した電荷転送動作（垂直転送動作）が行われる前後には、比較的大きなブランク

期間が存在する。このため、同過昇圧手段を備える構成が上記ＣＣＤからの撮像信号出力が停止されている期間を利用して励振される電源回路に適用される場合であれ、該ブランク期間を最大限に利用した効率のよい過昇圧が行われるようになる。

【 0 0 2 6 】

【発明の実施の形態】

以下、本発明にかかるＣＣＤ駆動装置を前述したフレーム転送型ＣＣＤの駆動装置として具体化した一実施の形態について、図１～図３に従って説明する。

【 0 0 2 7 】

図１は、本実施形態の駆動装置、及びその駆動対象となるＣＣＤイメージセンサについてその構成を示すブロック図である。

図１に示されるＣＣＤイメージセンサ１００は、光電変換を行う撮像部１１０と、この光電変換された電荷を一時的に蓄えておく蓄積部１２０と、同蓄積部１２０に蓄えられた電荷を図示しない出力部に出力するための水平転送部１３０とを有して構成されている。

【 0 0 2 8 】

ここで、これら撮像部１１０、蓄積部１２０及び水平転送部１３０の機能、動作について更に説明する。

まず、撮像部１１０では、照射された光像に対応した光電変換が行われる。そして、この光電変換により発生する電荷の量は光の強度と蓄積時間とに比例するため、同光電変換によって各画素毎に発生する電荷のパターンに対応して撮像信号が形成される。

【 0 0 2 9 】

この画素毎に光電変換された電荷は、前述した垂直転送の期間に、蓄積部１２０に対し１フレーム毎に高速転送（フレームシフト）される。このフレームシフトの終了時には、上記撮像部１１０にて光電変換された電荷が全て蓄積部１２０に移されているため、この蓄積部１２０には、上記撮像部１１０に発生した電荷パターンと同様の電荷パターンが形成されるようになる。そして、この蓄積部に

形成された電荷パターンは次に、前述した水平転送動作を通じて図示しない信号処理系に出力される。

【0030】

この水平転送に際しては、蓄積部120に一時的に蓄積された電荷パターンが、水平転送部130によって1ライン毎に高速に出力部（図示略）に転送され、この出力部に転送された信号が、当該CCDイメージセンサ100の撮像信号として上記信号処理系に出力される。そして、この水平転送期間を利用して、上記撮像部110による次の光像に対しての光電変換が実行される。

【0031】

一方、CCDイメージセンサ100にあっては、撮像部110の非光電変換期間に発生した不要電荷をドレイン（図示略）に排出するといった電子シャッタ動作も行われる。

【0032】

次に、CCDイメージセンサ100のこうした動作を実現する本実施形態の駆動装置について説明する。

同図1に示されるように、本実施形態の駆動装置は、大きくは、電源・駆動回路IC200と、水平ドライバ300と、タイミング発生部400とを備えて構成される。このうち、電源・駆動回路IC200は、電源回路を構成する低電圧発生用チャージポンプ210及び高電圧発生用チャージポンプ220及び制御部230と、駆動回路を構成する垂直ドライバ240及び電子シャッタ250とが、1チップのIC（半導体集積回路装置）として一体化されたものである。

【0033】

ここで、垂直ドライバ240は、CCDイメージセンサ100の上記撮像部110及び蓄積部120にそれぞれ設けられているゲート（図示せず）に駆動パルス（フレームシフトパルス）FSPを出力することで、前記電荷の垂直転送を行わせる回路であり、また電子シャッタ250は、上記撮像部110に対し必要に応じて上述した電荷の排出のための駆動パルスESPを出力することで、上記電子シャッタ動作を実現させるための回路である。これら垂直ドライバ240及び電子シャッタ250から出力される上記各駆動パルスFSP、ESPの出力タイ

ミングは、タイミング発生部 4 0 0 から出力されるタイミング信号 T V, T S に応じてそれぞれ決定される。また、同垂直ドライバ 2 4 0 及び電子シャッタ 2 5 0 から出力される上記駆動パルス F S P, E S P の波高値、すなわちパルス電圧は、電源回路を構成する上記低電圧発生用チャージポンプ 2 1 0 の出力電圧 V S S (例えば - 6 V)、及びシステム電源電圧 V D D (例えば 3. 3 V) を通じて確保される。

【 0 0 3 4 】

この低電圧発生用チャージポンプ 2 1 0 は、同じく電源回路を構成する上記制御部 2 3 0 から印加される昇圧クロック C L K 1 に基づいて負電圧側への昇圧動作を行うものであり、例えば図 2 に例示する回路として構成されている。ちなみに、この図 2 に例示するチャージポンプ回路においては、上記制御部 2 3 0 から印加される昇圧クロック C L K 1 によって、その出力電圧 V S S が、例えばコンデンサ 2 1 1 においては「- 3. 3 V」まで、またコンデンサ 2 1 2 においては「- 6. 6 V」まで、更にコンデンサ 2 1 3 においては「- 9. 9 V」まで、理論上は昇圧される。なお、この昇圧クロック C L K 1 は、タイミング発生部 4 0 0 から出力されるクロック C L K が制御部 2 3 0 を通じて間引きされたものであり、同制御部 2 3 0 では、低電圧発生用チャージポンプ 2 1 0 の出力電圧 V S S をモニタしつつ、これが所定の電圧、例えば「- 6 V」に保持されるように上記クロック C L K の間引き態様をコントロールすることで、この出力電圧 V S S についての定電圧制御を実行している。また、同図 2 に例示するチャージポンプ回路において、上記各コンデンサ 2 1 1、2 1 2 及び 2 1 3 等は、電源・駆動回路 I C 2 0 0 に対して外付けされている。

【 0 0 3 5 】

また、高電圧発生用チャージポンプ 2 2 0 も、基本的には上記低電圧発生用チャージポンプ 2 1 0 と同等のチャージポンプ回路を有して構成されるもので、これも同様に、上記制御部 2 3 0 を通じてその出力電圧 V B が定電圧制御されている。なお、この出力電圧 V B (例えば + 8 V) は、C C D イメージセンサ 1 0 0 に対するバイアス電圧として利用される。

【 0 0 3 6 】

一方、水平ドライバ300は、CCDイメージセンサ100の上記蓄積部120及び水平転送部130にそれぞれ設けられているゲート（図示略）に駆動パルスHTPを出力することで前記電荷の水平転送を行わせる回路である。この水平ドライバ300から出力される駆動パルスHTPの出力タイミングは、タイミング発生部400から出力されるタイミング信号THに応じて決定される。また、CCDイメージセンサ100の上述した垂直転送動作には高電圧が必要とされるために、その駆動パルス（フレームシフトパルス）FSPの生成にも、上記電源回路による昇圧が必要とされたが、同CCDイメージセンサ100の水平転送動作にはそれほど高い電圧は必要とされない。このため、この水平ドライバ300から出力される上記駆動パルスHTPの波高値、すなわちパルス電圧は、システム電源電圧VDD（例えば3.3V）のみによって確保されている。

【0037】

ところで、本実施形態においては前述したように、電源回路を構成する低電圧発生用チャージポンプ210及び高電圧発生用チャージポンプ220及び制御部230と、駆動回路を構成する垂直ドライバ240及び電子シャッタ250とを1チップの電源・駆動回路IC200として一体化したことで、それら駆動回路と電源回路とを一括して製造することが可能となり、CCD駆動装置としてのコストの低減や歩留まりの向上を図ることができるようになっている。また、これら駆動回路や電源回路が別途の半導体集積回路装置として形成される場合には、基板等に対するそれら装置の搭載上の制約も避けがたいものとなるが、本実施形態の同構成によれば、こうした問題も回避され、CCD駆動装置としての更なる小型化を促進するものともなっている。

【0038】

ただし、こうして駆動回路と電源回路とが一体化される場合、電源回路の励振に用いられる信号、すなわち昇圧クロックCLK1及びCLK2がCCDイメージセンサ100から出力される撮像信号に飛び込むなど、ノイズの発生の原因となることが新たに懸念される。

【0039】

そこで、本実施形態においては、上記CCDイメージセンサ100から撮像信

号の出力が停止されている期間を利用して、上記タイミング発生部400から上記制御部230に昇圧クロックCLKが印加されるように、同タイミング発生部400のタイミング設定がなされている。

【0040】

また、こうしたCCDイメージセンサ100の駆動に際しては、その垂直転送動作には高負荷にて駆動することに起因して高電圧が必要とされるため、たとえ上記電源回路を通じてその必要とされる電圧が確保されている場合であれ、同垂直転送時には、それに伴って一時的に大きな電圧降下が生じることも懸念される。しかも、こうして電圧降下が生じた場合には、その所望とされる電圧への復帰にも所要の時間を要するようになる。そしていずれにせよ、こうした電圧降下が生じる場合には、同垂直転送にかかる動作そのものに及ぼす影響も無視できないものとなる。

【0041】

そこで、本実施形態においては、昇圧クロックCLKの上記態様でのタイミング設定に併せて、CCDイメージセンサ100の上記垂直転送動作に先立ち、電源回路、特に低電圧発生用チャージポンプ210から垂直ドライバ240や電子シャッタ250に付与される電圧VSSを一時的に過昇圧させるようにしている。そして本実施形態において、この過昇圧は、上記垂直転送動作の直前に、タイミング発生部400から電源回路を構成する制御部230に対してプリチャージ指令信号PCGを送り、同制御部230では、このプリチャージ指令信号PCGが加えられることに基づいて、所定期間、低電圧発生用チャージポンプ210に対する上述した定電圧制御を停止する、すなわち上記昇圧クロックCLKの間引きを停止する、といった動作によって実現される。

【0042】

図3は、本実施形態のCCD駆動装置のこうしたタイミング設定、及び過昇圧（プリチャージ）にかかる動作態様を示したものであり、以下、同図3を併せ参照して、同CCD駆動装置のこれらタイミング設定動作、並びに過昇圧動作を更に詳述する。

【0043】

まず図3 (a) に示されるように、撮像信号は、1 撮像画像中の1 水平ライン毎の信号 (1 ラインデータ) として水平転送される。ここで、このデータ転送に際しては周知のように、各1 ラインデータが転送される毎に水平ブランキング期間が設けられ、また1 撮像画像分のラインデータ (インターレース式を想定しているため、実際には1 フィールド分のデータ) が転送される毎に垂直ブランキング期間が設けられる。これら水平ブランキング期間及び垂直ブランキング期間は、C R T (C a t h o d e R a y T u b e) 表示装置の走査特性に対応させるために設けられるものである。

【0044】

このような撮像信号の転送態様に対し、本実施形態のC C D 駆動装置では上述のように、その出力停止期間、すなわち上記水平ブランキング期間及び垂直ブランキング期間を利用して、基本的には図3 (b) に示される態様で、タイミング発生部400から制御部230に対する昇圧クロックC L Kの印加が行われる。なお、この図3 (b) は、制御部230から低電圧発生用チャージポンプ210に印加される昇圧クロックC L K 1についてその印加態様を示したものであり、実際には、同制御部230を通じて、上述した定電圧制御を行うためのクロックの間引きが行われている。

【0045】

このように、C C D イメージセンサ100から撮像信号が出力されない期間を利用して電源回路の励振が行われるようにすることで、その励振に用いられる信号 (昇圧クロック) が撮像信号に飛び込むなどによるノイズの発生は好適に回避されるようになる。

【0046】

一方、本実施形態のC C D 駆動装置にあっては、C C D イメージセンサ100の前記垂直転送動作に先立ち、例えば図3 (c) に示される態様にて、タイミング発生部400から制御部230に対しプリチャージ指令信号P C Gが送られる。

【0047】

こうしてプリチャージ指令信号P C Gが送られることにより、これを受けた制

御部 2 3 0 では上述のように、定電圧制御、すなわちクロックの間引きを一時的に停止する。これにより低電圧発生用チャージポンプ 2 1 0 では、その最大昇圧能力近傍まで、出力電圧 V_{SS} の過昇圧（プリチャージ）が行われるようになる。この態様を図 3（e）に実線 PG として示す。

【 0 0 4 8 】

そしてその後、図 3（d）に示される態様で、上記フレームシフトパルス FSP の出力に基づく垂直転送動作が開始されると、その大きな電流消費によって、上記出力電圧 V_{SS} には、図 3（e）に実線 VD として示すような電圧降下が生じるようになる。この電圧降下 VD は、上記垂直転送動作の実行期間にわたって継続されることとなるが、本実施形態では、予め上記出力電圧 V_{SS} に対する過昇圧（プリチャージ）が行われていることから、その影響も最小限に抑えられ、しかもその後、上記制御部 2 3 0 による定電圧制御が再開されたとしても、その目標とする制御電圧（例えば $-6V$ ）への復帰時間は大幅に短縮されるようになる。

【 0 0 4 9 】

なお、図 3（e）に 2 点鎖線にて示す上記出力電圧 V_{SS} の推移は、同電圧 V_{SS} にこうした過昇圧（プリチャージ）を行わなかった場合の推移を示すものであり、この場合には、上記電圧降下 VD によって出力電圧 V_{SS} が大きく減衰し、またその後の目標制御電圧への復帰にも長い時間を要するようになる。そしてこの場合、垂直転送動作そのものに及ぼす影響が無視できなくなることも前述したとおりである。

【 0 0 5 0 】

以上説明したように、本実施形態にかかる CCD 駆動装置よれば、以下に列記するような多くの優れた効果が得られるようになる。

（1）駆動回路を構成する垂直ドライバ 2 4 0 及び電子シャッタ 2 5 0 と、電源回路を構成する低電圧発生用チャージポンプ 2 1 0 及び高電圧発生用チャージポンプ 2 2 0 及び制御部 2 3 0 とを、1 チップの半導体集積回路（IC）として一体化したことで、CCD 駆動装置としてのコストの低減や歩留まりの向上を図ることができるようになる。

【0051】

(2) また、半導体集積回路装置として、より高い耐電圧構造が要求される垂直ドライバ240や電子シャッタ250と、半導体集積回路装置としては本来が高い耐電圧構造が要求される電源回路とを1チップとして一体化したことで、構造的に、あるいは、製造方法的にもその実現が容易である。

【0052】

(3) CCDイメージセンサ100からの撮像信号の出力が停止されている期間を利用して電源回路が励振されるようにしたことで、上記各回路を1チップの半導体集積回路装置として一体化する場合であっても、それに起因するノイズの発生を回避することができる。

【0053】

(4) 垂直転送動作に起因する電圧降下が特に懸念されるフレームトランスファ型のCCDに上記駆動装置を適用したことで、同フレームトランスファ型CCDの安定した動作を保証することができる。

【0054】

(5) 電源回路にチャージポンプ式の昇圧回路を採用することで、電源回路をよりコンパクトに形成することができ、同電源と駆動回路とを1チップの半導体集積回路装置として容易に一体化することが可能となる。

【0055】

(6) 電源回路にチャージポンプ式の昇圧回路を採用するとともに、制御部230は、このチャージポンプ式昇圧回路に印加するクロックを間引きすることで上記定電圧化を行い、しかも上記過昇圧に際してはこのクロックの間引きを禁止する構成としたことで、比較的簡素な制御を通じて定電圧化及び過昇圧を行うことができる。

【0056】

(7) CCDイメージセンサ100の垂直転送動作に伴って電圧降下が生じる前に、電源回路（低電圧発生回路210）から駆動回路（垂直ドライバ240、電子シャッタ250）に出力される電圧VSSが一時的に過昇圧されるため、同電圧降下が最小限に抑制されるようになる。また、こうして電圧降下が最小限に

抑制されることで、目標とされる制御電圧への復帰時間も大幅に短縮され、CCDイメージセンサ100の安定した動作が保証されるようになる。

【0057】

(8) 図3に示されるように、CCDイメージセンサ100からの撮像信号出力が停止されている期間のうち、特に垂直転送が行われる前後には、通常大きなブランク期間が存在する。このため上述のように、CCDイメージセンサ100からの撮像信号出力が停止されている期間を利用して電源回路が励振される場合であれ、該ブランク期間を最大限に利用した効率のよい過昇圧（プリチャージ）がおこなわれる。

【0058】

なお、上記実施形態は以下のように変更して実施してもよい。

・上記実施形態においては、低電圧発生用チャージポンプ210、高電圧発生用チャージポンプ220、制御部230、垂直ドライバ240及び電子シャッタ250を1チップ化したが、これらすべてを必ずしも1チップ化する必要はなく、少なくとも低電圧発生用チャージポンプ210と垂直ドライバ240とが一体化されていればよい。

【0059】

・上記実施形態においては、プリチャージ指令信号PCGが図3(c)に示される態様をもって送出されたとしたが、その立下り時期は同態様に限られるものではない。同プリチャージ指令信号PCGは要は、少なくともフレームシフトパルスFSPの出力開始時期までその立上り期間が保持されていればよい。

【0060】

・上記実施形態においては、電源回路にチャージポンプ式昇圧回路を採用したが、他の昇圧回路も適宜採用可能である。またその場合、その定電圧制御の手法としても、それら採用する昇圧回路に応じた手法を採用することができる。昇圧回路として要は、過昇圧される分を見込んで、定電圧制御される電圧よりも高い昇圧能力を有する回路でありさえすればよい。更に、上記過昇圧制御についてはこれを必ずしも行わなくてもよい。

【0061】

・上記実施形態においては、フレームトランスファ型のCCDに上記駆動装置を適用する場合について示したが、本発明にかかるCCD駆動装置は、前記インターライン型のCCDについても同様に適用することができる。

【0062】

・その他、上記実施形態においては、システム電源電圧VDDとして例えば「+3.3V」が用いられ、電源回路の出力電圧VSSとして例えば「-6V」が用いられるとしたが、これら電圧の設定は任意である。また、上記実施形態においては、CRT走査特性に同期するかたちで撮像信号の転送を行う場合について示したが、この転送態様についても任意に変更可能である。

【図面の簡単な説明】

【図1】本発明にかかるCCD駆動装置一実施形態を示すブロック図。

【図2】同実施形態の低電圧発生用チャージポンプの具体例を示す回路図。

【図3】同実施形態の動作態様を示すタイミングチャート。

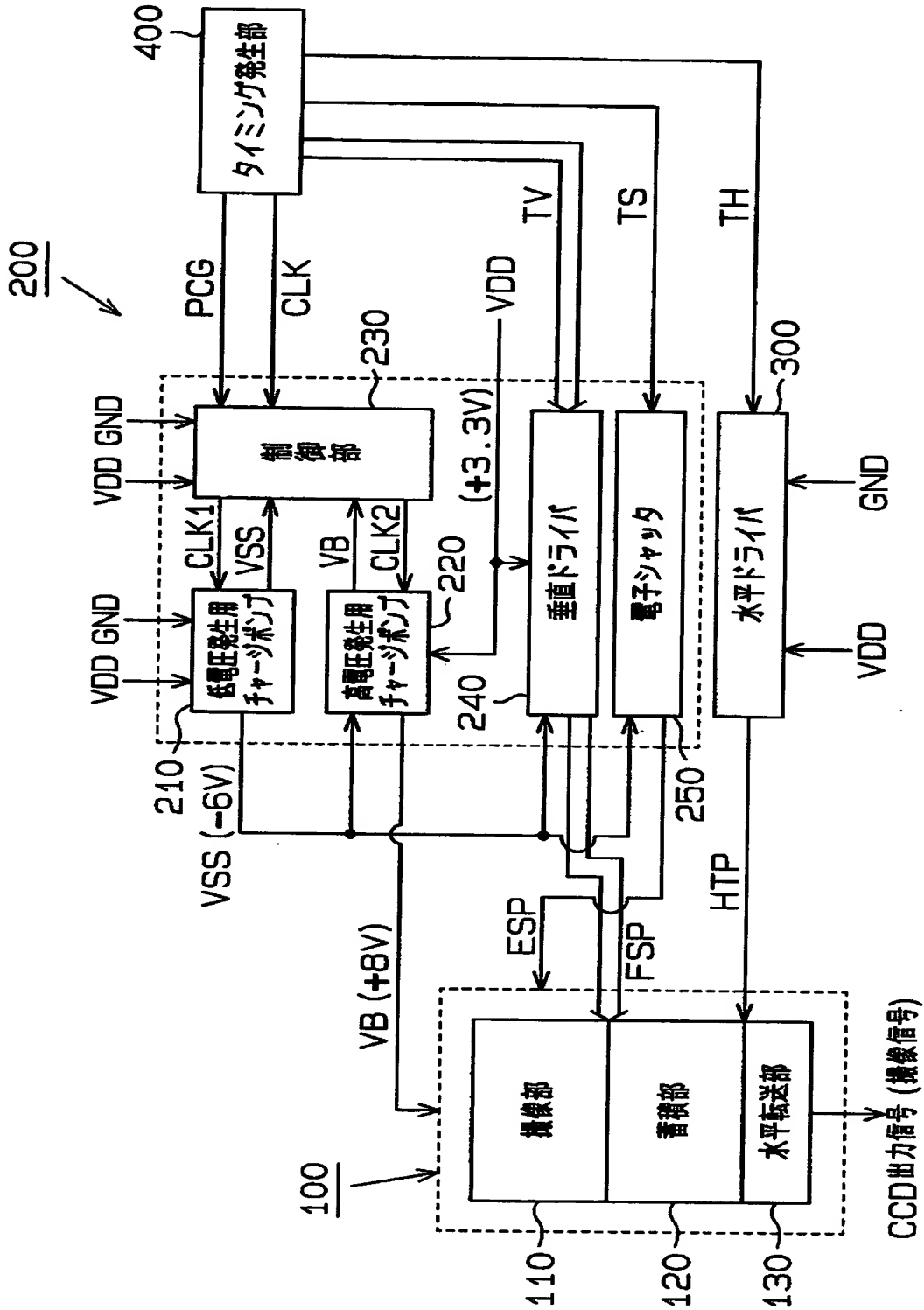
【符号の説明】

100…CCDイメージセンサ、110…受光部、120…蓄積部、130…水平転送部、200…高電力供給部、210低電圧発生用チャージポンプ、220…高電圧発生用チャージポンプ、230…制御部、240…垂直ドライバ、250…電子シャッタ、300…水平ドライバ、400…タイミング発生部。

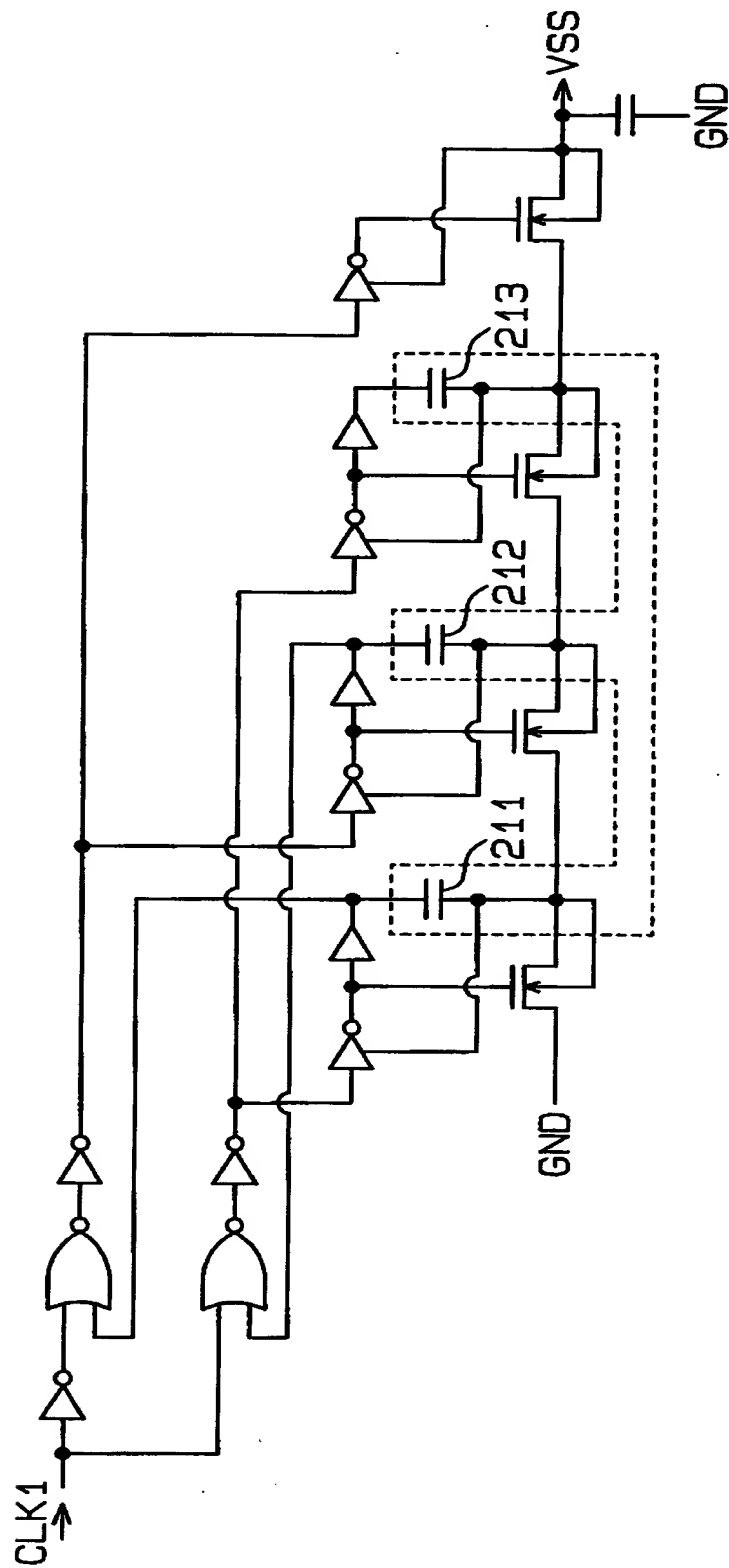
【書類名】

図面

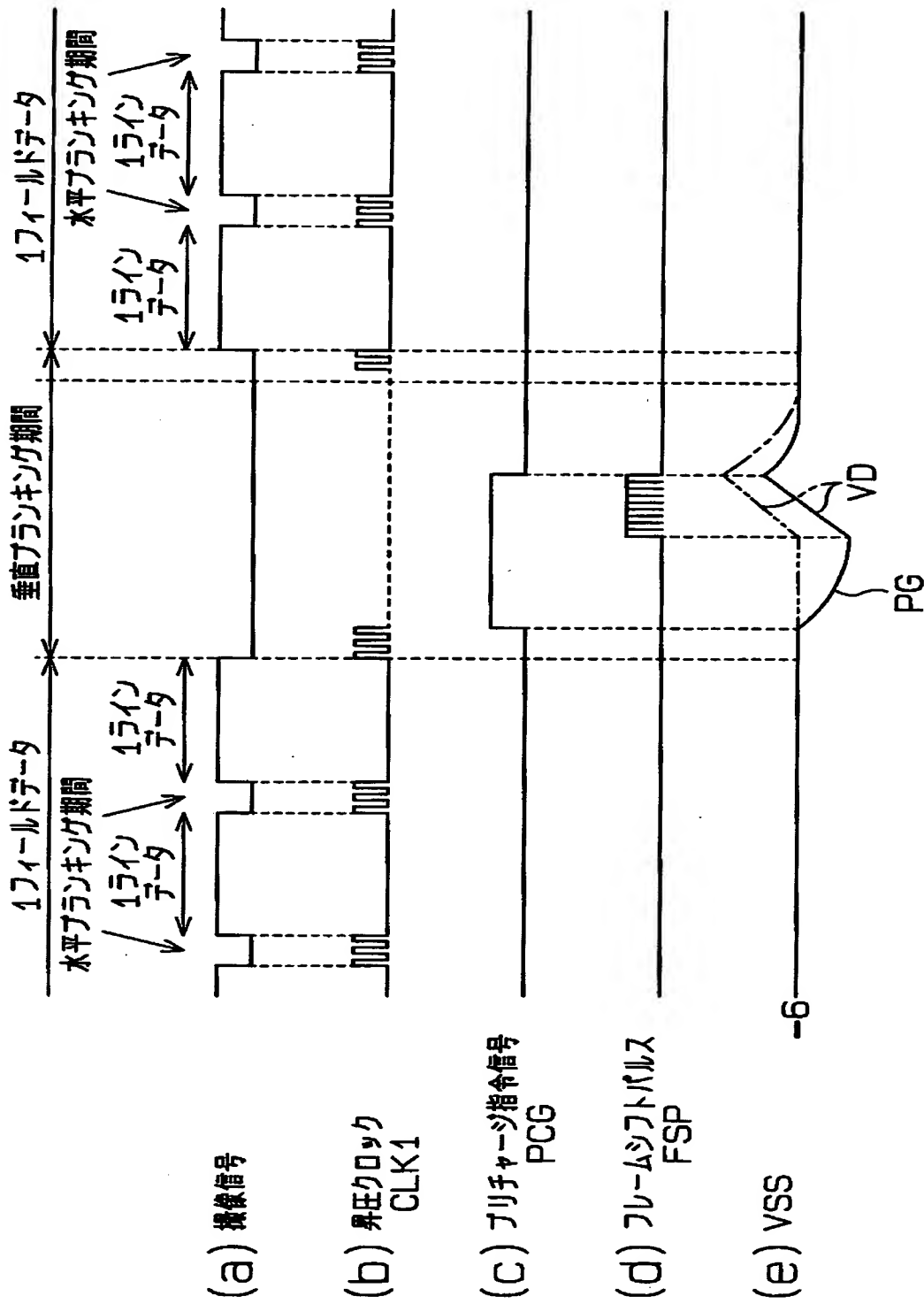
【図1】



【図 2】



【図 3】



【書類名】 要約書

【要約】

【課題】 CCDの安定した動作を保証しつつ、そのコストの低減とともに歩留まりの向上を図ることのできるCCD駆動装置を提供する。

【解決手段】 低電圧発生用チャージポンプ210及び高電圧発生用チャージポンプ220及び制御部230によって、駆動回路である垂直ドライバ240や電子シャッタ250に所定の昇圧電圧VSSを付与する電源回路が構成される。この電源回路は、制御部230によって昇圧クロックCLKを間引き制御することによって電圧VSSの定電圧制御が行われている。これら電源回路及び駆動回路は、電源・駆動回路IC200として1チップにて構成されている。また、昇圧クロックCLKは、CCDイメージセンサ100からの撮像信号出力が停止されている期間にのみ電源・駆動回路IC200に印加される。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000001889]

1. 変更年月日	1993年10月20日
[変更理由]	住所変更
住 所	大阪府守口市京阪本通2丁目5番5号
氏 名	三洋電機株式会社